

(2) National Publication of Translation No. 2001-502156

書誌

- (19)【発行国】日本国特許庁(JP)
(12)【公報種別】公表特許公報(A)
(11)【公表番号】特表2001-502156(P2001-502156A)
(43)【公表日】平成13年2月13日(2001. 2. 13)
(54)【発明の名称】デジタル信号増幅装置
(51)【国際特許分類第7版】

H03F 3/217
3/68
H03M 3/02

【FI】

H03F 3/217
3/68 A
H03M 3/02

【審査請求】未請求

【予備審査請求】未請求

【全頁数】15

(21)【出願番号】特願平11-511895

(86)(22)【出願日】平成10年7月16日(1998. 7. 16)

(85)【翻訳文提出日】平成11年4月9日(1999. 4. 9)

(86)【国際出願番号】PCT/IB98/01080

(87)【国際公開番号】WO99/08378

(87)【国際公開日】平成11年2月18日(1999. 2. 18)

(31)【優先権主張番号】97202484. 8

(32)【優先日】平成9年8月12日(1997. 8. 12)

(33)【優先権主張国】ヨーロッパ特許庁(EP)

(81)【指定国】EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), JP

(71)【出願人】

【氏名又は名称】コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ

【住所又は居所】オランダ国 5621 ベーアー アインドーフェン フルーネヴァウツウェッハ 1

(72)【発明者】

【氏名】ファン デン ホンベルフ ヨハネス アルデホンダ セオドラ マリア

【住所又は居所】オランダ国 5656 アーアー アインドーフェン プロフ ホルストラーン 6

(72)【発明者】

【氏名】フィリップス キャスリーン ジェーン ペトルス

【住所又は居所】オランダ国 5656 アーアー アインドーフェン プロフ ホルストラーン 6

(74)【代理人】

【弁理士】

【氏名又は名称】杉村 暁秀(外2名)

要約

(57)【要約】

デジタル信号増幅装置は、デジタル信号を受信するための入力電極(10)を具える。この装置は更に、少なくとも二つの信号を相互に減算するための減算ユニット(12)を含み、入力電極(10)が減算ユニット(12)の第1入力(11)に結合されている。この装置は更に、減算ユニット(12)の出力に結合された時間連続ループフィルタ(14)、並びに前記時間連続ループフィルタ(14)に従続接続された時間連続比較器(16)及びスイッチング増幅器(18)を具える。この装置は更に、スイッチング増幅器(18)の出力(22)に結合された出力電極(20)を具える。このスイッチング増幅器(18)の出力(22)は更に、減算ユニット(12)の第2入力(13)に結合されている。

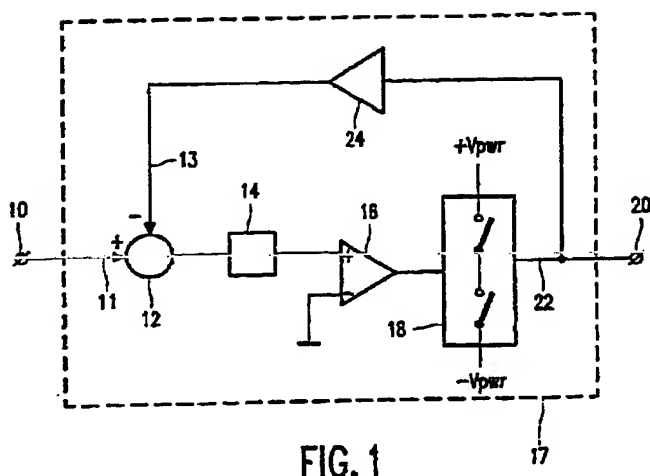


FIG. 1

請求の範囲

【特許請求の範囲】

1. デジタルにエンコードされた信号を受信するための入力電極(10)を具え、更に、第1入力(11)が入力電極(10)に結合され少なくとも二つの信号を相互に減算するための減算ユニット(12)を含み、ループフィルタ(14)、比較器(16)及びスイッチング増幅器(18)からなり減算ユニット(12)の出力に結合された従続接続構造を含み、スイッチング増幅器(18)の出力(22)に結合された出力電極(20)を具え、前記スイッチング増幅器(18)の出力(22)が更に減算ユニット(12)の第2入力(13)に結合されたデジタル信号増幅装置において、ループフィルタ(14)が時間連続フィルタを含み且つ比較器(16)が時間連続比較器を含むことを特徴とするデジタル信号増幅装置。
2. スwitchング増幅器(18)の出力(22)と減算ユニット(12)の第2入力(13)との間の結合がフィードバックユニット(24)を含む請求項1に記載のデジタル信号増幅装置において、前記フィードバックユニット(24)が実質的に周波数に依存しない動作をすることを特徴とするデジタル信号増幅装置。
3. 請求項1又は2に記載のデジタル信号増幅装置において、比較器(16)の入力が入力電極(10)に結合されたことを特徴とするデジタル信号増幅装置。
4. 請求項1乃至3のいずれか1項に記載の少なくとも二つのデジタル信号増幅装置を含むブリッジ増幅器。
5. 請求項1乃至3のいずれか1項に記載のデジタル信号増幅装置を含む集積回路。

詳細な説明

【発明の詳細な説明】

デジタル信号増幅装置 本発明は、デジタルにエンコードされた信号を受信するための入力電極を具え、更に、第1入力が入力電極に結合され少なくとも二つの信号を相互に減算するための減算ユニットを含み、ループフィルタ、比較器及びスイッチング増幅器からなり減算ユニットの出力に結合された従続接続構造を含み、スイッチング増幅器の出力に結合された出力電極を具え、前記スイッチング増幅器の出力が更に減算ユニットの第2入力に結合されたデジタル信号増幅装置に関する。

本発明は、更に、少なくとも二つの前記デジタル信号増幅装置を含むブリッジ増幅器、及び、前記デジタル信号増幅装置を含む集積回路に関する。

前記のような装置は、1997年3月22日から3月25日まで開催されたAudio Engineering Societyの第102回総会の予稿4448(G6)から既知である。この刊行物は「デジタル入力信号のためのシグマデルタ電力増幅器(A Sigma-Delta Power Amplifier for Digital Input Signals)」と題するものである。この装置によれば、デジタル入力信号、例えばパルス密度変調されたオーディオ信号を増幅された出力信号に変換することができる。これを達成するため、この装置は、比較器によって制御されるスイッチング増幅器を含む。例えば電源電圧の変動に対するこのスイッチング増幅器の感度を減らすために、増幅された出力信号を入力にフィードバックする。このフィードバックにより、スイッチング増幅器の電源電圧が変動した場合には、出力信号を補正する

方法によって比較器によるスイッチング増幅器の制御を行う。この補正は、例えば出力信号の低周波数成分を実質的に同一に保つことによって行う。前記の装置は更に、低周波数で最大ループ利得を示し、他方、発振を防ぐためにサンプリング周波数でのループ利得を低くしてあるループフィルタを含む。この後者の条件を満足させるためには、入力電流の高周波数部分がフィードバック電流の高周波数部分より大きくなるように装置を構成する。前記装置が安定して動作するためには、更に、ループ利得が1に等しい周波数に近い周波数におけるループ利得が一次特性に従う必要がある。前述の要求を達成するためには、一般的に、比較的高いループ利得が得られるように装置のループ利得が低周波数において確実に高次特性に従い、更に、一定の遷移周波数におけるループ利得が1より大きく、遷移周波数以降前記ループ利得が確実に一次特性に従うループフィルタを用いる。

前記刊行物から既知の装置は、同期されたループフィルタ及び同期された比較器を含む。そのため、例えば電源電圧に変動が起きた場合、パルスを挿入するか又は除去することによって出力信号を補正する。既知の装置においては、パルスの挿入又は除去により出力信号に量子化ノイズが発生し、これがダイナミックレンジを低下させる。比較的複雑且つ高価なループフィルタを用いれば、出力信号

の特定の周波数範囲においてこの量子化ノイズを低減することができ、従ってダイナミックレンジを向上させることができる。

本発明の目的は、冒頭に述べたようなデジタル信号増幅装置において、比較的簡単且つ安価のループフィルタを用いることができ、ダイナミックレンジに悪影響を及ぼさない、デジタル信号増幅装置を提供することにある。

この目的を達成するため、本発明による装置は、ループフィルタが時間連続フィルタを含み且つ比較器が時間連続比較器を含むことを特徴とする。そのため、例えば電源電圧に変動が起きた場合、出力信号は、パルスを広くするか又は狭くすることによって出力信号を補正する。本発明は、既知の装置においては量子化ノイズが比較器の同期特性によって生じ、そのため不連続の時点でのみパルスの挿入又は除去を行うことができるとの認識に基づいてなされたものである。本発明の装置においては、ループフィルタ及び比較器の両者共時間連続であるため、パルスを広くすること又は狭くすることが量子化エラーを生じることはない。量子化ノイズが存在しないので、ループフィルタの構造は比較的簡単且つ安価にすることができる。

本発明による装置は、更に例えばオーディオカセットから出るアナログオーディオ信号のようなアナログ信号を増幅するためにも用いることができるという、付加的な利点を有する。このようなアナログ信号は、例えば減算ユニットの拡張バリエーション中で低周波数成分を有しないデジタル入力信号に加算されなければならない。この状態において、デジタル入力信号が低周波数オーディオ成分を有している場合は、アナログオーディオ信号とデジタル入力信号との混合が行われる。

スイッチング増幅器の出力と減算ユニットの第2入力との間の結合がフィードバックユニットを含む本発明による装置の一つの実施例においては、前記フィードバックユニットが実質的に周波数に依存しない動作をすることを特徴とする。

既知の装置は、時間不連続ループフィルタから妨害を生じる可能性がある出力信号の繰り返しスペクトルを除去するために、フィードバック中にアンチエイリアジングフィルタを具える。本発明による装置は、ループフィルタの時間連続及び線形特性の効果により、出力信号の繰り返しスペクトルによって生じる妨害を受けることはない。そのため、アンチエイリアジングフィルタを省略することができる。増幅係数を用いるだけで充分である。

本発明による装置の他の実施例は、比較器の入力が入力電極に結合されたことを特徴とする。その結果、このようにすると、スイッチング増幅器のスイッチする瞬間が極めて明確に求められるので、ジッターに対するこの装置の感度が抑えられる。これにより、高いダイナミックレンジを得ることができる。

本発明のこれら及び他の観点が、以下に説明する実施例により、明解且つ明確となろう。

図面においては、図1及び2は両者共本発明による装置の例のブロック図を示し、図3は本発明による装置の例の電気回路図を示し、図4は二つの装置を含むブリッジ増幅器の例のブロック図を示す。

図1は本発明による装置の実施例のブロック図を示す。この装置は、例えばデジタルオーディオ信号を増幅するために用いることができる。例えばシグマデルタ変調器又はノイズシェーパにより、オーバーサンプリングされ1ビットのパルス密度変調されたオーディオ信号に変換された16ビットパルスコード変調オーディオ信号を、本発明による前記装置により増幅された出

力信号に変換することができる。これを達成するため、1ビットオーディオ信号が、この装置の入力電極10に供給されなければならない。低域通過フィルタ、例えば無損失LCフィルタにより、この装置によって増幅され出力電極20上にある出力信号から、アナログオーディオ信号をフィルタリングすることができる。続いて、この低周波アナログオーディオ信号を、ラウドスピーカーにより音声に変換することができる。

入力電極10は、減算ユニット12の第1入力11に結合される。この減算ユニット12においては、増幅係数24を介してフィードバックされた出力信号が1ビット入力信号から減算される。続いてその結果の信号がループフィルタ14で増幅されてフィルタリングされ、その後、比較器16に送られる。この比較器16は、ループフィルタ14から送出される信号に基づいて、スイッチング増幅器18を制御する。スイッチング増幅器18においては、スイッチング素子として、例えばMOSFETを用いることができる。このスイッチング増幅器18には、二つの対称電源電圧 $+V_{pwr}$ 及び $-V_{pwr}$ が供給される。比較器16から送られる制御信号は、スイッチング増幅器18により、パルス密度変調された1ビットデジタル信号に変換される。

この信号の振幅は $+V_{pwr}$ 及び $-V_{pwr}$ の値と推定することができる。スイッチング増幅器18の出力22上に存在するこの出力信号は、出力電極20を介して外部へ送出される。

スイッチング増幅器又はクラスD増幅器を使用することは、前記増幅器において電力損失を殆ど生じないという利点を有する。その結果、前記増幅器は極めて高い効率を有する。スイッチング増幅器の欠点は、電源電圧の変動に対して敏感であることである。これらの変動は、出力信号の振幅を直接決定する。更に、スイッチング素子の不完全性によるスイッチングの影響が出力信号に対して悪い結果を与える可能性がある。これらの望ましくない影響は、出力信号のネガティブフィードバックによって実質的に除去できることが知られている。

スイッチング増幅器18の出力信号を増幅係数24を介して減算ユニット12にフィードバックすることにより、比較器16によるスイッチング増幅器18の制御が、スイッチングの影響又は電源電圧 $+V_{pwr}$ 及び $-V_{pwr}$ が変動する場合に、スイッチング増幅器18の出力信号が補正されるように働く。これは、パルス密度変調された信号のパルス幅が、出力信号に含まれる全体のエネルギーが実質的に同一に保たれるように変化することを意味する。出力信号に対してスイッチング増幅器から出る妨害は、フィードバックにより、ループ利得に等しい率で減らすことができる。この方法においては、出力信号に含まれる低周波数オーディオ信号は、実質的にスイッチング又は電源電圧 $+V_{pwr}$ 及び $-V_{pwr}$ の変動の影響を受けない。

その結果、この装置による低周波数オーディオ信号の増幅度は、実質的に増幅係数24によって支配される。オーディオ周波数範囲全体を通してこのループ利得が等しい場合、増幅係数24は、実質的に周波数に依存しない挙動を示す筈である。

入力信号が100%変調されておらず且ついわゆるリターンツーゼロフォーマットでコード化されていても、増幅係数24のための適切な値を選択することにより、出力信号の100%変調を達成することができる。

低周波数に対するループフィルタ14によるループ利得が二次特性に従う場合には、装置のダイナミックレンジが少なくとも100dBと見積もられることが見出された。

図示された装置は、増幅係数24を介して減算ユニット12に送られる電流が入力電極10を介して減算ユニット12に送られる電流より大きい場合には、発振を始める可能性がある。これを防ぐために、装置が、例えばループ中に追加する低域通過フィルタの形の遅延素子又はヒステリシスを生じる素子を具えてもよい。後者の素子の例として、比較器16の出力と比較器16の正極入力との間の接続を挙げることができる。これは、比較器16のポジティブフィードバックを生じる。ループフィルタ14は例えば多数の積分器からなる。このループフィルタ14の積分作用により、矩形波入力信号がより小さい振幅を持つ三角形波に変換される。

その結果、比較器16の出力端の位置で、熱雑音により高周波数の時間不確定性が生じる。この例においては、前記時間不確定性は低周波数のネガティブフィードバックによって抑えられる。

図2は本発明による装置の他の実施例のブロック図を示す。比較器16の負極入力は入力電極10に直接接続される。比較器16の入力信号の一つにおいては、パルスは立上がり縁端によって特徴付けられるので、低周波数での装置の動作が不変に保たれる間、比較器16の状態、及びここでは更にスイッチング増幅器18がスイッチング動作を行う瞬間は、パルス毎に極めて明確に求められる。これにより、装置のジッターに対する感度が低下し、より高いダイナミックレンジを達成することができる。

図3は本発明による装置の例の電気回路図である。この装置は、入力電極10に供給されるパ

ルス密度変調されたデジタル入力信号を、出力電極20上に現れる増幅された出力信号に変換するために利用することができる。デジタル入力信号は、例えば16ビットパルスコード変調されたデジタルオーディオ信号に基づいて、五次ノイズシェーパーにより発生させることができる。この場合、ノイズシェーパーではサンプリング周波数として2.8MHzが用いられる。

デジタル入力信号は抵抗器30を経て第1積分器に供給される。この第1積分器は、演算増幅器32、抵抗器44及びコンデンサ34の組合せによって構成される。

第1積分器の出力33は第2積分器の入力及び比較器42の正極入力に結合される。

この第2積分器は、演算増幅器38、抵抗器36及びコンデンサ40の組合せによって構成される。

第2積分器の出力39は比較器42の負極入力に結合される。この比較器42の出力はインバータ46に結合されている。インバータ46は次に5個のインバータ48の並列構成に結合される。この例においては、インバータ46とインバータ48の並列構成との組合せがスイッチング増幅器を構成する。このスイッチング増幅器の出力22は、出力電極20及び、抵抗器44を介して、演算増幅器32の負極入力に結合される。

この例において、減算ユニットは、第1積分器の加算特性と出力信号が逆転することとを組合せて形成される。更に、抵抗器44を仮想的な接地点31に結合することにより増幅係数を実現している。更に、第1及び第2積分器と比較器42との組合せがループフィルタ14を構成している。このループフィルタ14は二次特性を示す。第1積分器の出力33と比較器42の正極入力との間の接続により、確実にループフィルタがサンプリング周波数付近の周波数で一次特性を示すことになる。

比較器42はループフィルタ14の一部分として機能するばかりでなく、更に図1及び2に示された比較器16としても機能する。比較器42において第2積分器の出力信号を第1積分器の出力信号から減算する部分は、ループフィルタ14の一部分を構成する。比較器42において結果の信号を接地と比較する部分は、比較器16の一部分を構成する。

例えばオーディオカセットから送られるアナログオーディオ信号を、抵抗器を介して仮想的な接地点31において、入力電極10及び抵抗器30を介して供給されるデジタル信号に加えることができる。図示の装置により、続いてこのアナログオーディオ信号を増幅することができる。

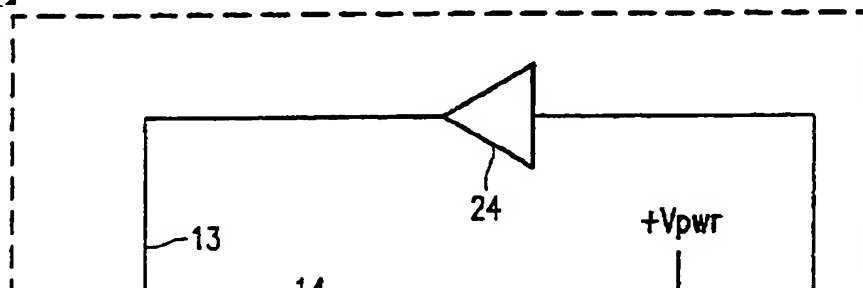
図示の装置は、一つの集積回路に統合して搭載することができ、更に前記集積回路に例えばノイズシェーパーを加えることができる。このような集積回路は、例えばCMOS又はSOI技術を用いて形成することができる。

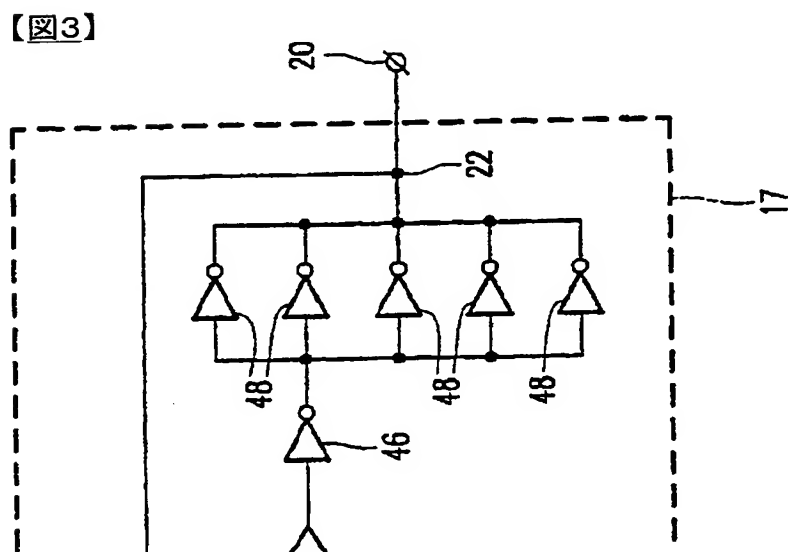
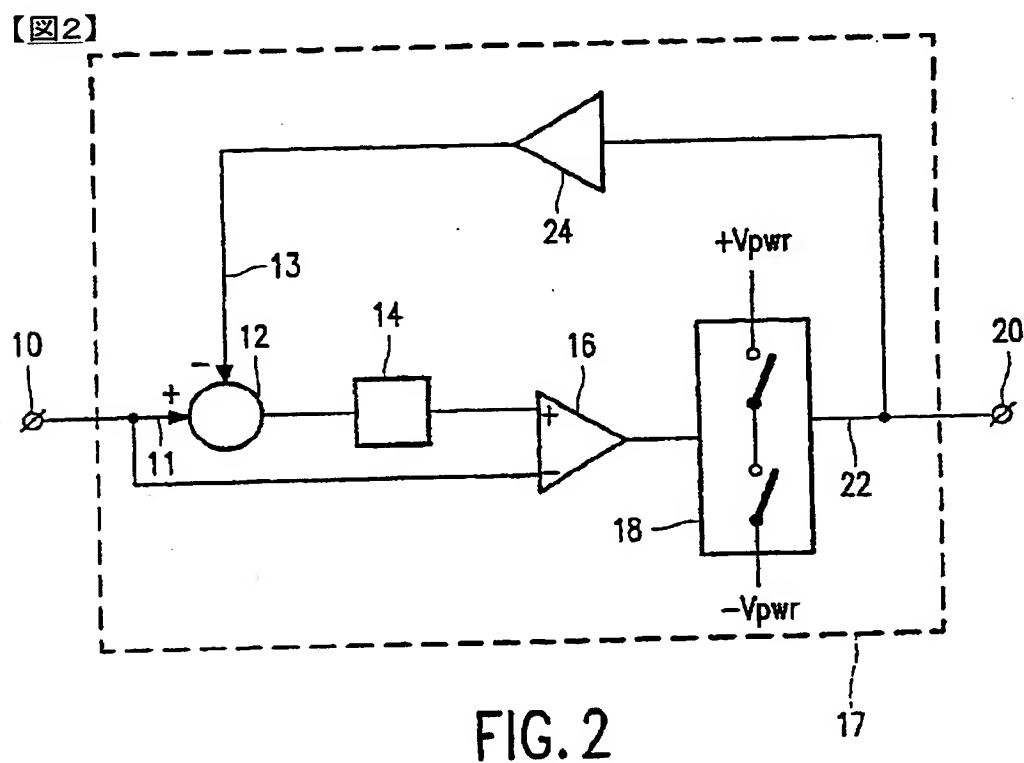
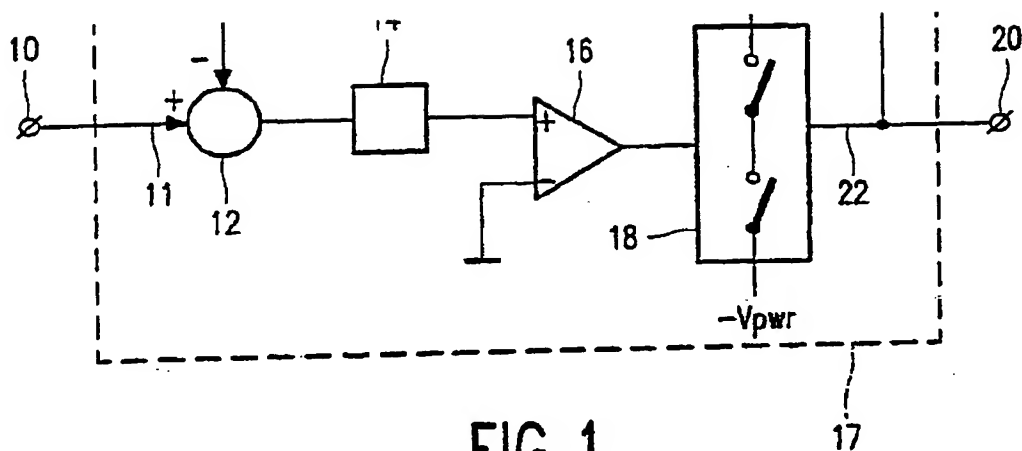
図4は本発明による二つの装置を含むブリッジ増幅器の例のブロック図を示す。第1の装置は、入力電極10'、機能部分17'及び出力電極20'によって形成される。低域通過フィルタ60'において、この第1の装置によって増幅された第1のデジタルオーディオ信号から、第1の低周波数アナログオーディオ信号がフィルタリングされ、続いて、その低周波数アナログオーディオ信号がラウドスピーカ62の第1入力に供給される。同様に、第2の装置は、入力電極10''、機能部分17''及び出力電極20''によって形成される。低域通過フィルタ60''において、この第2の装置によって増幅された第2のデジタルオーディオ信号から、第2の低周波数アナログオーディオ信号がフィルタリングされ、続いて、その低周波数アナログオーディオ信号がラウドスピーカ62の第2入力に供給される。

例えばインバータを用いて第1デジタルオーディオ信号から第2デジタルオーディオ信号を導出することにより、確実に第1及び第2デジタルオーディオ信号の低周波数成分を逆位相にすれば、同様に、第1及び第2低周波数アナログオーディオ信号を逆位相にすることができる。これにより、2倍振幅アナログ信号でラウドスピーカ62を効率的に動作させることができ、これにより、ラウドスピーカ62によって再生されるパワーは4倍になる。

図面

【図1】





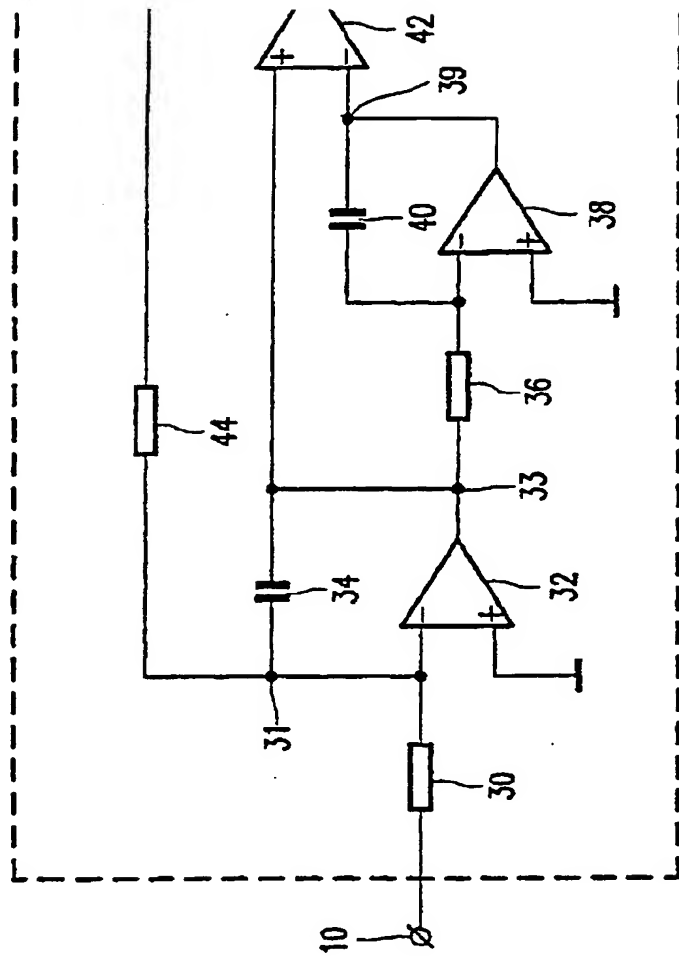


FIG. 4

【図4】

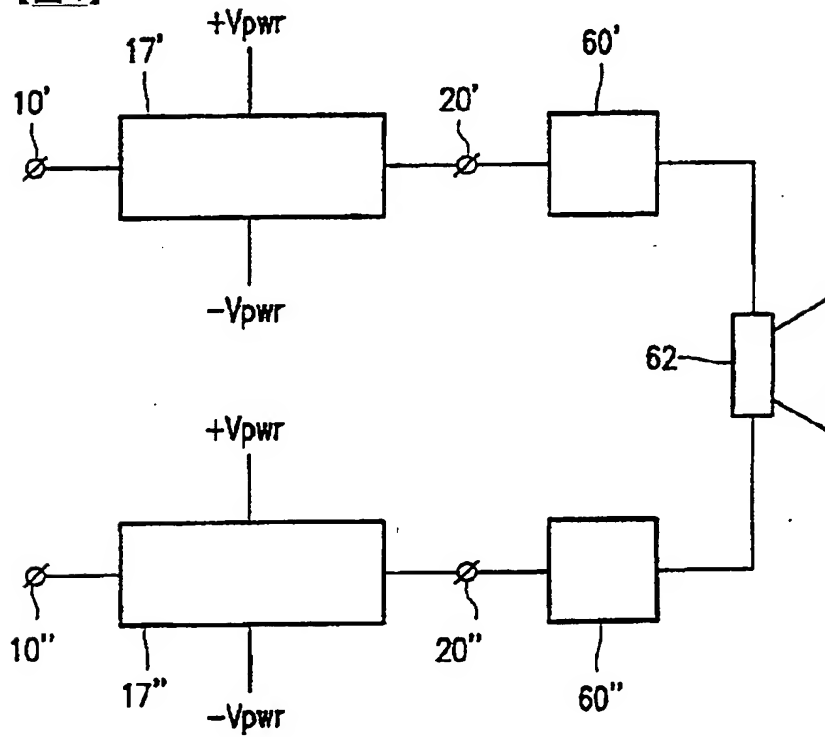


FIG. 4